**Features**

Выполнение прямого и обратного преобразования Фурье форматов равных степеням 2.

**Application**

Спектральный анализ входного потока данных

**Pinot list**

Таблица 1. Параметры

|  |  |  |
| --- | --- | --- |
| Название | Численное значение | Описание |
| DWL | >2 | Длинна входного слова |
| W\_DWL | >2 | Внутренняя длинна слова поворачивающего множителя |
| ALW | >2 | Формат преобразования равный 2AWL |
| BIT\_REVERS\_WRITE | 0 | Прямая адресация при записи данных во входное FIFO |
| 1 | Бит реверсная адресация при записи данных во входное FIFO |
| LayWL | [2:5] | Количество битов выделяемых под счетчик слоев в устройстве управления |
| INVERSE | 0 | Прямое преобразование Фурье |
| 1 | Обратное преобразование Фурье |
| synch\_RESET | 0 | Триггеры с асинхронным сбросом |
| 1 | Триггеры с синхронным сбросом |
| BUT\_CLK\_CYCLE | 2 | 2 такта на выполнение операции Бабочка. Затраты  (4MUL 3ADD 3SUB) |
| 3 | 3 такта на выполнение операции Бабочка. Затраты  (4MUL 3ADD 3SUB) |
| 33 | 3 такта на выполнение операции Бабочка. Затраты  (4MUL 2ADD 2SUB) |
| 4 | 4 такта на выполнение операции Бабочка. Затраты  (2MUL 2ADD 2SUB) |
| 5 | 4 такта на выполнение операции Бабочка. Затраты  (2MUL 1ADD 1SUB) |
| 6 | 4 такта на выполнение операции Бабочка. Затраты  (1MUL 1ADD 1SUB) |

Таблица 2. Порты

|  |  |  |
| --- | --- | --- |
| Название | Разрядность | Описание |
| i\_DATA\_R | [DWL-1:0] | Входной порт реальной составляющей |
| i\_DATA\_I | [DWL-1:0] | Входной порт мнимой составляющей |
| i\_WR\_DATA | 1 | Сигнал записи(валидности) входных данных |
| IN\_FIFO\_RST | 1 | Сброс адресации входного FIFO, без нарушения работы устройства |
| FULL | 1 | Входное FIFO полное |
| o\_DATA\_R | [DWL-1:0] | Выходной порт реальной составляющей |
| o\_DATA\_I | [DWL-1:0] | Выходной порт мнимой составляющей |
| VALID | 1 | Сигнал стробирующий выходные данные |

Functional block diagram

Description

Area & Timing analysis

Simulation results